



Universidad Católica “Nuestra Señora de Asunción”
Sede Regional Asunción
Facultad de Ciencias y Tecnología

Departamento de Ingeniería Electrónica e Informática
Carrera de Ing. Electrónica, Ing. Informática

ARQUITECTURA DE SISTEMAS

CÓDIGO:	CYT311
CARRERAS:	Ingeniería Informática
SEMESTRE:	6°
CORRELATIVAS:	Teoría y Aplicaciones de la Informática 1
CARGA HORARIA SEMANAL:	6 horas
HORAS TOTALES:	108 horas
HORAS TEÓRICAS:	54 horas
HORAS PRÁCTICAS:	54 horas

DESCRIPCIÓN DEL CURSO:

El curso se dedica al estudio de la Arquitectura de Computadoras, basándose en la arquitectura RISC, abarcando la microarquitectura de Procesador, sistema de Memoria y sistema de Entrada/Salida. Se introduce con los diseños lógicos digitales continuando con los estudios de la arquitectura de conjunto de instrucciones y microarquitectura de Procesador, Memoria Cache y Memoria Virtual, y finalizando con los estudios de sistema de Entrada/Salida.

OBJETIVOS:

El alumno deberá estar capacitado para interpretar arquitecturas de computadoras basadas en la arquitectura RISC, y diseñar sistemas digitales de mediana complejidad basados en procesadores, utilizando para el efecto los principios estudiados y las herramientas disponibles.

SÍNTESIS DEL PROGRAMA:

Diseño lógico digital. Arquitectura de conjunto de instrucciones. Microarquitectura de Procesador. Sistema de Memoria. Sistema de Entrada/Salida.

PROGRAMA ANALÍTICO

1. Diseño lógico digital.

Diseño de lógica combinatoria.
Simplificación de expresión lógica por Mapa de Karnaugh.
Bloques de construcción combinatorio.
Característica temporal de circuito combinatorio.
Diseño de lógica secuencial síncrona.
Máquina de Estados Finitos.
Bloques de construcción secuencial.
Característica temporal de circuito secuencial.

2. Arquitectura.

Lenguaje máquina y lenguaje ensamblador.
Programación en lenguaje ensamblador.
Modo de direccionamiento.
Pseudoinstrucciones.
Manejo de excepciones.

3. Microarquitectura.

Datapath y Control Monociclo, Multiciclo y Pipelined.
Manejo de excepciones.
Microarquitecturas avanzadas (Deep Pipelines, Branch Prediction, Superscalar Processor, Out-of-Order Processor, Register Renaming, SIMD, Multithreading, VLIW).

4. Sistema de Memoria.

Memoria Cache de mapeo directo, de mapeo asociativa por conjunto de múltiples vías, y totalmente asociativa.
Memoria Virtual.

5. Sistema de Entrada/Salida.

E/S programada y mapeada en memoria.
Sistema de Bus.
Controlador DMA.
Dispositivos periféricos básicos.

METODOLOGÍA:

Se motivará el autoaprendizaje por medio de tareas asignadas y trabajos en laboratorio que servirán de base para la realización de experiencias de clase donde se propiciará la comprensión y aplicación de los conceptos estudiados así como la reflexión crítica sobre los diferentes problemas y aspectos de diseño lógico digital y arquitectura de computadoras.

El proceso de enseñanza-aprendizaje estará complementado por las experiencias prácticas que se realizarán utilizando herramientas de laboratorio y de simulación.

Las actividades de enseñanza consisten en:

- Clases magistrales.
- Prácticas en laboratorio.

- Trabajos prácticos.

BIBLIOGRAFÍA PRINCIPAL:

1. Harris D., Harris S., “Digital Design and Computer Architecture”, 2nd Ed, Morgan Kaufmann, 2012.

BIBLIOGRAFÍA COMPLEMENTARIA:

2. Patterson D., Hennessy J., “Computer Organization and Design: The Hardware/Software Interface”, 5th Ed., Morgan Kaufmann, 2013.

3. Wakerly J., “Digital Design: Principles and Practices”, 4th Ed., Pearson, 2005.

REDACCIÓN ORIGINAL:

Ing. Julio José Corvalán Muñoz

ÚLTIMA REVISIÓN:

M.Sc. Jorge Hiraiwa, Julio 2016

APROBADO POR CONSEJO DE DEPARTAMENTO EN FECHA:

25 de octubre del 2004, mediante nota Nro. 120/04

APROBADO POR CONSEJO DE FACULTAD EN FECHA:

16 de diciembre del 2004, mediante acta Nro. 12/04